

1/5/2 (Item 2 from file: 351)
DIALOG(R)File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

011355159 **Image available**

WPI Acc No: 1997-333066/199730

XRPX Acc No: N97-276418

Digital modulation apparatus for optical disc media and suppresses low frequency part of NRZI signal - stores several conversion tables containing run-length limited code-words for data words, end run-length memories and evaluators for determining if run-length limit constraints are satisfied

Patent Assignee: MATSUSHITA ELECTRIC IND CO LTD (MATU); HITACHI LTD (HITA); PIONEER ELECTRONIC CORP (PIOE); TOSHIBA KK (TOKE); MATSUSHITA DENKI SANGYO KK (MATU); TOSHIBA MICROELECTRONICS KK (TOSZ); TOSHIBA CORP (TOKE)

Inventor: ARAI T; HIRAYAMA K; KOJIMA T; MORIYAMA Y; SHIMADA T; TAKEUCHI T; TANAKA S; YOKOGAWA F; HIRAYAMA H

Number of Countries: 025 Number of Patents: 013

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
WO 9722182	A1	19970619	WO 96JP3626	A	19961212	199730 B
JP 9162744	A	19970620	JP 95324169	A	19951213	199735
EP 867073	A1	19980930	EP 96941844	A	19961212	199843
			WO 96JP3626	A	19961212	
US 5917857	A	19990629	US 96764024	A	19961211	199932
CN 1204424	A	19990106	CN 96198997	A	19961212	200007
MX 9804702	A1	19981001	MX 984702	A	19980611	200019
KR 99071691	A	19990927	WO 96JP3626	A	19961212	200048
			KR 98703968	A	19980527	
TW 402718	A	20000821	TW 96115361	A	19961212	200117
JP 3339539	B2	20021028	JP 95324169	A	19951213	200278
EP 867073	B1	20030813	EP 96941844	A	19961212	200355
			WO 96JP3626	A	19961212	
DE 69629490	E	20030918	DE 96629490	A	19961212	200369
			EP 96941844	A	19961212	
			WO 96JP3626	A	19961212	
KR 400240	B	20031218	WO 96JP3626	A	19961212	200425
			KR 98703968	A	19980527	
MX 216575	B	20030924	WO 96JP3626	A	19961212	200465
			MX 984702	A	19980611	

Priority Applications (No Type Date): JP 95324169 A 19951213

Cited Patents: 4.Jnl.Ref; EP 126609; EP 471130; EP 472375; EP 597443

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

WO 9722182	A1	E	65	H03M-005/14	
------------	----	---	----	-------------	--

Designated States (National): CN KR MX SG VN

Designated States (Regional): AT BE CH DE DK ES FI FR GB GR IE IT LU MC NL PT SE

JP 9162744	A		13	H03M-007/14	
------------	---	--	----	-------------	--

EP 867073	A1	E			Based on patent WO 9722182
-----------	----	---	--	--	----------------------------

Designated States (Regional): DE FR GB NL

US 5917857	A			H04B-014/04	
------------	---	--	--	-------------	--

MX 9804702	A1			H03M-005/14	
------------	----	--	--	-------------	--

KR 99071691	A			H03M-005/14	Based on patent WO 9722182
-------------	---	--	--	-------------	----------------------------

TW 402718	A			G11B-020/10	
-----------	---	--	--	-------------	--

JP 3339539	B2		14	H03M-007/14	Previous Publ. patent JP 9162744
------------	----	--	----	-------------	----------------------------------

EP 867073	B1	E		H03M-005/14	Based on patent WO 9722182
-----------	----	---	--	-------------	----------------------------

Designated States (Regional): DE FR GB NL

DE 69629490	E			H03M-005/14	Based on patent EP 867073
-------------	---	--	--	-------------	---------------------------

Based on patent WO 9722182

KR 400240	B			H03M-005/14	Previous Publ. patent KR 99071691
-----------	---	--	--	-------------	-----------------------------------

Based on patent WO 9722182

MX 216575	B			G11B-020/14	Based on patent WO 9722182
-----------	---	--	--	-------------	----------------------------

Abstract (Basic): WO 9722182 A

The digital modulation device (DMA) for converting data words (D)

to run-length limited code words has a storage device for holding several sets of conversion tables for correlating the code words (C) to the data words. A selection device selects from among the conversion tables, the next such table to be used based on the code word obtained from the preceding conversion.

A reading device reads and outputs the code word corresponding to the data word to be converted from the selected conversion table. The selection device selects a conversion table that converts the data word to the code word so that the run length constraint is also satisfied in the interconnection between the code word obtained by the immediately preceding conversion and that obtained by the following conversion. When there are several sets of conversion tables each of which assigns code words which can be decoded to the original data word, the conversion table is selected to assign the most favourable digital sum variation (DSV) in the signal after the code words are non-return-to-zero inverted (NRZI) converted.

USE/ADVANTAGE - For high density recording.

Dwg.1/12

Title Terms: DIGITAL; MODULATE; APPARATUS; OPTICAL; DISC; MEDIUM; SUPPRESS;
LOW; FREQUENCY; PART; SIGNAL; STORAGE; CONVERT; TABLE; CONTAIN; RUN;
LENGTH; LIMIT; CODE; WORD; DATA; WORD; END; RUN; LENGTH; MEMORY; EVALUATE
; DETERMINE; RUN; LENGTH; LIMIT; CONSTRAIN; SATISFY

Derwent Class: T03; U21

International Patent Class (Main): G11B-020/10; G11B-020/14; H03M-005/14;

H03M-007/14; H04B-014/04

International Patent Class (Additional): H03M-007/00; H04L-025/49

File Segment: EPI

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-162744

(43) 公開日 平成9年(1997)6月20日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 M 7/14		9382-5K	H 0 3 M 7/14	B
G 1 1 B 20/14	3 4 1	9463-5D	G 1 1 B 20/14	3 4 1 A
H 0 4 L 25/49		9199-5K	H 0 4 L 25/49	A

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号 特願平7-324169

(22) 出願日 平成7年(1995)12月13日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71) 出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(74) 代理人 弁理士 中島 司朗

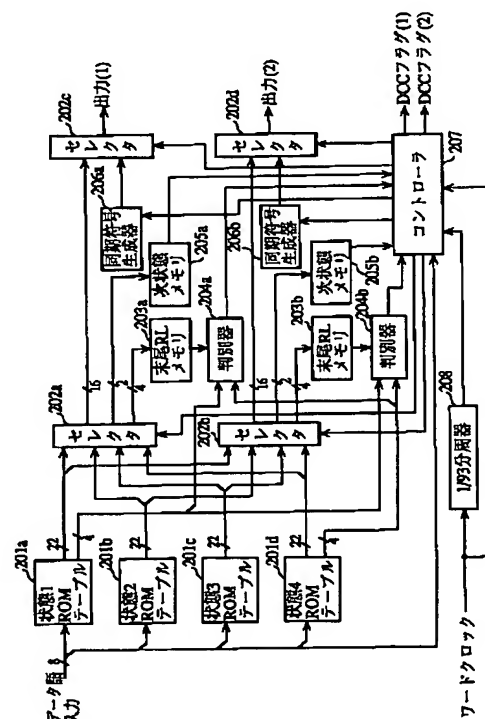
最終頁に続く

(54) 【発明の名称】 デジタル変調装置、その方法及び記録媒体

(57) 【要約】

【課題】 複数の変換表を用いてデータ語からラン長が制限された符号語に変換する方式において、最終的に得られるNRZ I信号における低周波成分を抑圧する効果が大きい符号語に変換するデジタル変調装置を提供する。

【解決手段】 データ語と対応するラン長制限の符号語からなる複数種類の変換表を記憶するROMテーブル201a~201dと、変換すべきデータ語が与えられると、続く2個の符号語の接続部においてもラン長制限を満たすかどうかの判定をするための末尾RLメモリ203a, 203b及び判別器204a, 204bと、その制限を満たす場合には、2個の変換表から得られる選択可能な各符号語をバッファメモリ105a, 105bに蓄積し、それらの符号語がNRZ I変換された場合に得られる信号における低周波成分を抑圧する効果が大きい符号語を選択するDSV制御器108から構成される。



【特許請求の範囲】

【請求項 1】 データ語をラン長が制限された符号語に変換するデジタル変調装置であって、

全ての種類のデータ語と対応する符号語からなる複数種類の交換表を記憶する記憶手段と、

直前の交換で得られた符号語に基づいて、前記複数の交換表の中から次の交換で用いる交換表を特定する特定手段と、

前記特定手段により特定された交換表から、交換すべきデータ語に対応する符号語を読み出して出力する読み出し手段とを備え、

前記特定手段は、直前の交換で得られた符号語と次の交換で得られる符号語との連なりにおいても前記制限を満足すると共に、それらの符号語を共に元のデータ語に復号可能なように次の符号語に対応付けする交換表が複数存在するときには、それらの符号語が NRZI 変換された後の信号における DSV がより好ましい状態となるような符号語に対応付けする交換表を特定することを特徴とするデジタル変調装置。

【請求項 2】 前記複数種類のそれぞれの交換表は、先頭のラン長が交換表の種類毎に定められた範囲内となる符号語のみを全てのデータ語に対応させると共に特定のデータ語に対しては複数の符号語を対応させ、

前記特定手段は、データ語が前記特定のデータ語の場合には、直前に変換された符号語のみに基づいて交換表を特定すると共に変換した符号語が NRZI 変換された後の信号における DSV がより好ましい状態となるような符号語を選択することを特徴とする請求項 1 記載のデジタル変調装置。

【請求項 3】 前記特定手段は、連続する複数の符号語を記憶する領域を有する第 1 記憶手段及び第 2 記憶手段と、

直前の交換で得られた符号語と次の交換で得られる符号語との連なりにおいても前記制限を満足する符号語を含む交換表が 2 種類（第 1 及び第 2）あるかどうかを判断する判断手段と、

前記判断手段により交換表が 2 種類あると判断された場合には、第 1 の交換表に含まれる符号語とそれに続く符号語を前記第 1 記憶手段に蓄積して格納すると共に、第 2 の交換表に含まれる符号語とそれに続く符号語を前記第 2 記憶手段に蓄積して格納する格納手段と、

前記判断手段により前記第 1 記憶手段に格納される符号語系列あるいは前記第 2 記憶手段に格納される符号語系列のすくなくとも一方の符号語系列に続く符号語を生成する交換表が 2 種類あると判断された場合には、それまでに得られていた符号語と前記第 1 記憶手段に格納されている全ての符号語を通して得られる第 1 の先読み DSV の絶対値と、それまでに得られていた符号語と前記第 2 記憶手段に格納されている全ての符号語を通して得られる第 2 の先読み DSV の絶対値との大小を比較する比

較手段と、

前記比較手段により第 1 の先読み DSV の絶対値が小さいと判断された場合には、前記第 1 の交換表をより好ましい交換表として特定し、前記比較手段により第 1 の先読み DSV の絶対値が小さいと判断されなかった場合には、前記第 2 の交換表をより好ましい交換表として特定する先読み特定手段とからなることを特徴とする請求項 1 又は 2 記載のデジタル変調装置。

【請求項 4】 全ての種類のデータ語とラン長が制限された対応する符号語からなる複数種類の交換表を用いてデータ語を符号語に変換する方法であって、

直前の交換で得られた符号語に基づいて、前記複数の交換表の中から次の交換で用いる交換表を特定する第 1 のステップと、

特定された交換表から、交換すべきデータ語に対応する符号語を読み出して出力する第 2 のステップとからなり、

前記第 1 のステップは、直前の交換で得られた符号語と次の交換で得られる符号語との連なりにおいても前記制限を満足すると共に、それらの符号語を共に元のデータ語に復号可能なように次の符号語に対応付けする交換表が複数存在するときには、それらの符号語が NRZI 変換された後の信号における DSV がより好ましい状態となるような符号語に対応付けする交換表を特定することを特徴とするデジタル変調方法。

【請求項 5】 前記複数種類のそれぞれの交換表は、先頭のラン長が交換表の種類毎に定められた範囲内となる符号語のみを全てのデータ語に対応させると共に特定のデータ語に対しては複数の符号語を対応させ、

前記第 1 のステップは、データ語が前記特定のデータ語の場合には、直前に変換された符号語のみに基づいて交換表を特定すると共に変換した符号語が NRZI 変換された後の信号における DSV がより好ましい状態となるような符号語を選択することを特徴とする請求項 4 記載のデジタル変調方法。

【請求項 6】 前記第 1 のステップは、直前の交換で得られた符号語と次の交換で得られる符号語との連なりにおいても前記制限を満足する符号語を含む交換表が 2 種類（第 1 及び第 2）あるかどうかを判断し、

その結果交換表が 2 種類あると判断した場合には、第 1 の交換表に含まれる符号語とそれに続く符号語を一の記憶場所に蓄積して格納すると共に、第 2 の交換表に含まれる符号語とそれに続く符号語を他の一の記憶場所に蓄積して格納し、

一方、前記判断において前記一の記憶場所に格納される符号語系列あるいは前記他の一の記憶場所に格納される符号語系列のすくなくとも一方の符号語系列に続く符号語を生成する交換表が 2 種類あると判断した場合には、それまでに得られていた符号語と前記一の記憶場所に格

3

納されている全ての符号語を通して得られる第1の先読みDSVの絶対値と、それまでに得られていた符号語と前記他の一の記憶場所に格納されている全ての符号語を通して得られる第2の先読みDSVの絶対値との大小を比較し、

その結果第1の先読みDSVの絶対値が小さいと判断した場合には前記第1の変換表をより好ましい変換表として特定し、第1の先読みDSVの絶対値が小さいと判断しなかった場合には前記第2の変換表をより好ましい変換表として特定することを特徴とする請求項4又は5記載のデジタル変調方法。

【請求項7】 請求項4、5又は6記載のデジタル変調方法によりデータ語が記録されていることを特徴とする記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光ディスク等に用いられるデジタル変調装置等に関し、特に、NRZI信号における低周波成分の抑圧に適した変調技術に関する。

【0002】

【従来の技術】光ディスクでの記録再生に用いられるデジタル変復調装置は、一般に、図6のブロック図に示された構成を備える。即ち、データ語は、変調時においては、先ず符号変換器によって光ディスクへの記録に適した符号語に変換され、続いてNRZI (Non Return to Zero Inverted) 変換器によってNRZI信号に変換された後に光ディスクヘッドによって光ディスクに書き込まれる。一方、復調時においては、それらの逆の変換が行われ、元のデータ語が読み出される。それらデータ語、符号語及びNRZI信号間の対応は、例えば、図7に示される通りである。

(EFM変換) ここで、符号変換器における符号変換、即ち、データ語から符号語への変換の方式としてEFM (Eight to Fourteen Modulation) 変換と呼ばれるものがある。この変換は、いわゆる(d, k; m, n)変換でいう(2, 10; 8, 17)変換に相当する。dは符号語に許される最小ラン、kは符号語に許される最大ラン、mはデータ語の語長、nは符号語の語長である。ラン(又はラン長)とは、同一のビット状態の連なり数をいい、ここでは、0が連続するビット数をいう。また、dとkによる制約、即ち、(d, k)制約を、ラン長制限という。

【0003】具体的には、EFM変換では、先ず、8ビットのデータ語が14ビットの符号語に変換される。ここで、符号語は、(2, 10)制約を満足するものであり、いずれの符号語中の1と1間には必ず0が2個から10個入っている。そして、14ビットの符号語と続く14ビットの符号語との間には、さらに3ビットの接続符号が挿入される。この接続符号を含めた計17ビット

4

の符号語が連続する符号系列においても、(2, 10)制約が満足されよう考慮される。

【0004】また、この接続符号の決定に際しては、上記制約を満足することの他に、最終的な信号、即ち、NRZI信号における低周波成分を少なくするようにDSV (Digital Sum Variation) の絶対値を小さくする接続符号が選択される。なお、DSVとは、2つの状態をとるビット列の一方の状態のビットを「+1」、他方のビットを「-1」としてビット列の先頭から累積した値である。このDSVの絶対値を小さくするように制御することによって、ビット列の低周波成分が抑圧されることが知られている。NRZI信号における低周波成分を抑圧する理由は、再生時に2値化する場合に、そのしきい値のふらつきによる読み出しエラーを起こさないため、あるいは、記録・再生時におけるサーボ・エラー信号に変動を起こさないためである。

【0005】以上のように、EFM変換は、NRZI信号における低周波成分の抑圧という点において効果的な変換ではあるが、近年の光ディスクの高記録密度化への対応という点においては、十分に満足できる変換方式であるとは言えないという問題点があった。

(EFMplus変換) そこで、EFM変換を記録密度の点で改善した方式として、EFMplusと呼ばれる変換方式が提案されている(例えば、Kees A. Schouhamer Immink, 'EFMplus: The coding Format of the High-Density Compact Disc', IEEE, 1995)。このEFMplus変換は、

(2, 10; 8, 16)変換に相当するものであり、

(2, 10; 8, 17)変換に相当するEFMと比較

し、記録密度の点において17/16倍の向上が図られる。以下、EFMplusの変換方式について説明する。

【0006】EFMplus変換では、EFM変換のように固定的に1種類の変換表を用いるのではなく、データ語が与えられる度に、予め用意された複数の変換表の中から所定の手順に従って1個の変換表を特定し、その変換表を用いてデータ語を符号語に変換する。なお、特定された1個の変換表を用いることを、その変換表に対応する「状態」と呼ぶ。

【0007】図8は、EFMplus変換の技術で用いられる変換表の一例の全てである。変換表は、合計8個からなり、それらは4個(第1～第4)の状態に属するものに分類され、各状態には2個(主と副)が属する。主変換表は、8ビットで表現される全てのデータ語、即ち、256個のデータ語と、それら各データ語に対応する16ビットの符号語から構成されている。一方、副変換表は、一部(00000000～01010111)のデータ語、即ち、88個のデータ語と、それら各データ語に対応する符号語から構成されている。

【0008】これら各変換表は、図9に示されるように、1個の変換表に含まれる符号語が共通の特徴を有するように作成されている。例えば、第2の変換表に含ま

10

20

30

40

50

れる符号語は、先頭からのラン長が1以上5以下であり、かつ、先頭第1ビットと第13ビットのいずれもが0である。なお、xは、ドントケア（1でも0でもよい）を示す。

【0009】1個のデータ語が与えられた場合に、8個の変換表から1個の変換表が特定される手順は、以下の通りである。

(1) 先ず、図10に示される規則に従って、次の変換における状態が決定される。即ち、直前の変換で得られた符号語中の後端におけるラン長によって、その次の変換での状態、即ち、次の変換で用いるべき主又は副変換表が特定される。これによって、図8と図9とから明らかのように、符号語と符号語との接続部分においても

(2, 10) 制約を満足することが保証される。なお、変換すべき最初のデータ語、即ち、同期符号に続くデータ語は、第1の変換表が用いられるものとしている。

(2) 次に、変換すべきデータ語が00000000~01010111、即ち、87以下である場合には、NRZI信号における低周波成分をより抑圧できる符号語に変換できるように主又は副変換表のいずれかを特定する。なお、変換すべきデータ語が上記範囲に属さない場合には、必ず主変換表が用いられるのは言うまでもない。

【0010】以上の手順により、EFMplus変換により、1個のデータ語は対応する1個の符号語に一義的に変換される。ところで、図8に示された各変換表には、一部に重複した符号語が存在する。即ち、異なるデータ語に対して、同一の符号語が割り当てられている。図8において長方形のワケで囲まれた4個の符号語がそれに該当する。そのために、復調するとき、即ち、重複した符号語を逆変換するときであっても、ユニークに元のデータ語に復元できることを保証する必要がある。

【0011】そこで、EFMplus変換においては、あるデータ語を重複した符号語に変換した場合には、次に第2又は第3の状態に移移することとしている。そして、第2の状態に移移するか又は第3の状態に移移するかは、変換するデータ語がそれら異なるデータ語のいずれであるかによって決定している。これによって、光ディスクから読み出した符号語を復調する場合には、その符号語がたとえ重複する符号語であっても、その符号語の次の状態を知ることにより、元のデータ語を判別することができる。

【0012】なお、復調時において、読み出した符号語の状態を知るには、図9及び図10に示された規則を用いればよいことは言うまでもない。即ち、図10に示されるように、その符号語の直前に読み出した符号語の後端のラン長からその符号語が第1、第2又は第3、第4のいずれの状態に変換されたものかが判明し、さらに、図9に示されるように、その符号語の第1及び第13ビットの値からその符号語が第2又は第3のいずれの状態に変換されたものかが判明する。

【0013】以上のようにして、EFMplus変換により、8ビットのデータ語はユニークに16ビットの符号語に変換され、その逆変換もユニークに行われる。

【0014】

【発明が解決しようとする課題】しかしながら、EFMplus変換は記録密度の点においてEFM変換を改善する方式ではあるが、NRZI信号における低周波成分の抑圧という点においては、EFM変換より劣るという問題点があった。具体的には、EFMplus変換は、EFM変換と比較し、記録密度の点において17/16倍の改善をもたらしたが、低周波成分の抑圧の点において約3dBだけ劣化している。

【0015】そこで、本発明はかかる問題点に鑑みてなされたものであり、EFMplus変換に代表されるような、複数の変換表を用いてデータ語から一定のラン長制限を満たす符号語に変換する方式において、その符号語のNRZI信号における低周波成分をさらに抑圧するデジタル変調装置、その方法及び記録媒体を提供することを目的とする。

【0016】

【課題を解決するための手段】上記目的を達成するために本発明に係るデジタル変調装置は、全ての種類のデータ語と対応する符号語からなる複数種類の変換表を記憶する記憶手段を備え、変換すべきデータ語が与えられると、直前の変換で得られた符号語と次の変換で得られる符号語との連なりにおいても一定のラン長制限を満足すると共に、それらの符号語がNRZI変換された後の信号におけるDSVがより好ましい状態となるような符号語に対応付けする変換表を特定し、その変換表を用いてデータ語を符号語に変換するよう構成したものである。

【0017】これにより、データ語は、NRZI信号における低周波成分が大きく抑圧される符号語に変調される。

【0018】

【発明の実施の形態】請求項1(4)記載のデジタル変調装置(方法)は、データ語をラン長が制限された符号語に変換するデジタル変調装置(方法)であって、全ての種類のデータ語と対応する符号語からなる複数種類の変換表を記憶する記憶手段と、直前の変換で得られた符号語に基づいて前記複数の変換表の中から次の変換で用いる変換表を特定する特定手段(ステップ)と、前記特定手段により特定された変換表から変換すべきデータ語に対応する符号語を読み出して出力する読み出し手段(ステップ)とを備え、前記特定手段(ステップ)は直前の変換で得られた符号語と次の変換で得られる符号語との連なりにおいても前記制限を満足すると共に、それらの符号語を共に元のデータ語に復号可能なように次の符号語に対応付けする変換表が複数存在するときには、それらの符号語がNRZI変換された後の信号におけるDSVがより好ましい状態となるような符号語に対応付

ける変換表を特定することを特徴とする。

【0019】この装置(方法)によれば、変換すべきデータ語が与えられると、予め用意された複数の変換表から1個の変換表が特定されるが、その特定される変換表は、直前の変換で得た符号語と次の変換で得られる符号語との接続部においても一定のラン長制限を満足している限りは、NRZI信号における低周波成分が最も抑圧される符号語に変換されるようなものが選択される。即ち、直前に変換して得られた符号語の特徴から次の変換で用いる変換表が固定的に定められているのではなく、NRZI信号における低周波成分を抑圧する点において最適な変換表が動的に決定される。

【0020】請求項2(5)記載のデジタル変調装置(方法)は、請求項1(4)記載のデジタル変調装置(方法)において、前記複数種類のそれぞれの変換表は、先頭のラン長が変換表の種類毎に定められた範囲内となる符号語のみを全てのデータ語に対応させると共に特定のデータ語に対しては複数の符号語を対応させ、前記特定手段(ステップ)は、データ語が前記特定のデータ語の場合には、直前に変換された符号語のみに基づいて変換表を特定すると共に変換した符号語がNRZI変換された後の信号におけるDSVがより好ましい状態となるような符号語を選択することを特徴とする。

【0021】この装置(方法)によれば、特定のデータ語に対しては複数の符号語が対応するように変換表が構成され、その特定のデータ語が与えられた場合には、前記NRZI信号におけるDSVがより好ましい状態となるような符号語が選択される。これにより、NRZI信号における低周波成分を抑圧する効果がさらに増加される。

【0022】請求項3(6)記載のデジタル変調装置(方法)は、請求項1又は2記載のデジタル変調装置(方法)において、前記特定手段(ステップ)は、連続する複数の符号語を記憶する領域を有する第1記憶手段及び第2記憶手段と、直前の変換で得られた符号語と次の変換で得られる符号語との連なりにおいても前記制限を満足する符号語を含む変換表が2種類(第1及び第2)あるかどうかを判断する判断手段(ステップ)と、前記判断手段により変換表が2種類あると判断された場合には、第1の変換表に含まれる符号語とそれに続く符号語を前記第1記憶手段に蓄積して格納すると共に、第2の変換表に含まれる符号語とそれに続く符号語を前記第2記憶手段に蓄積して格納する格納手段(ステップ)と、前記判断手段により前記第1記憶手段に格納される符号語系列あるいは前記第2記憶手段に格納される符号語系列のすくなくとも一方の符号語系列に続く符号語を生成する変換表が2種類あると判断された場合には、それまでに得られていた符号語と前記第1記憶手段に格納されている全ての符号語を通して得られる第1の先読みDSVの絶対値と、それまでに得られていた符号語と前

記第2記憶手段に格納されている全ての符号語を通して得られる第2の先読みDSVの絶対値との大小を比較する比較手段(ステップ)と、前記比較手段により第1の先読みDSVの絶対値が小さいと判断された場合には、前記第1の変換表をより好ましい変換表として特定し、前記比較手段により第1の先読みDSVの絶対値が小さいと判断されなかった場合には、前記第2の変換表をより好ましい変換表として特定する先読み特定手段(ステップ)とからなることを特徴とする。

10 【0023】この装置(方法)によれば、変換すべき1個のデータ語に対して2種類の変換表を選択することができる場合には、それまでの符号語についてのDSVから変換表を特定するのではなく、再び2種類の変換表を選択できる状態が発生するまでに得られる符号語についてのDSVを考慮して変換表が特定される。このルックアヘッド方式により、後発的に発生する符号語も加味された低周波成分の抑圧制御が行われるので、過去に発生した符号語のみを考慮する方式に比べ、NRZI信号における低周波成分が大きく抑圧される。

20 【0024】請求項7記載の記録媒体は、請求項4、5又は6記載のデジタル変調方法によりデータ語が記録されていることを特徴とする。この記録媒体によれば、そこに記録されているデータ語は、一定のラン長制限を満足し、かつ、一定の低周波成分を抑圧する効果を発揮できるように配列される。このようにデータ語が記録された記録媒体は、以下の作用を発揮する。即ち、この記録媒体を再生する装置は、低周波成分が一定値以下に抑えられたNRZI信号を読み取るので、その信号を2値化する場合に、そのしきい値のふらつきによる読み出しエラーを起こす確率が一定値以下に抑えられると共に、再生時におけるサーボ・エラー信号に変動を起こす確率も一定値以下に抑えられる。

(実施の形態) 以下、本発明の実施の形態について図面を用いて詳細に説明する。

【0025】(デジタル変調装置の構成) 図1は、本発明に係るデジタル変調装置の構成を示すブロック図である。本装置は、前置変換器101、並列直列変換器102a、102b、102c、DSVカウンタ103a、103b、直列並列変換器104a、104b、バッファメモリ105a、105b、I/O切替器106a、106b、セクタ107a、107b、DSV制御器108、書き込みアドレスカウンタ109及び読み出しアドレスカウンタ110から構成される。本装置は、図6に示されたデジタル変復調装置における符号変換器に相当する。なお、データ語は8ビット長、符号語は16ビット長としている。

50 【0026】前置変換器101は、1個のデータ語が与えられると、そのデータ語に対して候補となる2個の符号語を出力すると同時に、それら各データ語がDSV制御可能なものであるかどうかを示す情報(DCCフラグ

1、DCCフラグ2)をDSV制御器108に通知する。ここで、「DSV制御可能」とは、1個のデータ語を変換するにあたり、2個の符号語を選択することができ、その選択によって、符号語をNRZI変換した後のDSVの絶対値を小さくできることをいう。また、DSV制御をDCC(DC Control)ともいう。なお、前置変換器101の詳細な構成は後述する。

【0027】並列直列変換器102a、102b、102cは、16ビット並列の符号語(以下、「並列符号」という。)を直列の符号語(以下、「直列符号」という。)に変換して出力する。その際に、符号語ごとに送られてくるワードクロック及び符号語のビット単位で送られてくる符号語ビットクロックに同期して変換及び出力を行う。

【0028】DSVカウンタ103a、103bは、並列直列変換器102a、102bから次々に送られてくる直列符号のDSVを積算してカウントする。具体的には、直列符号の中の1を検出すると、次に1を検出するまでのランの数だけカウント値を増加させ、再び1を検出すると、今度は、次に1を検出するまでのランの数だけカウント値を減少させるという動作を繰り返す。

【0029】直列並列変換器104a、104bは、直列符号を並列符号に変換する。バッファメモリ105a、105bは、一例として最大15個の並列符号を蓄積して記憶する。なお、バッファメモリ105a、105bへの書き込みアドレス及び読み込みアドレスは、DSV制御器108による制御の下に、書き込みアドレスカウンタ109及び読み出しアドレスカウンタ110からセレクト107bを経て与えられる。

【0030】I/O切替器106a、106bは、DSV制御器108からの指示に従って、直列並列変換器104a、104bからの並列符号をバッファメモリ105a、105bに蓄積させたり、バッファメモリ105a、105bに蓄積されていた並列符号を読み出してセレクト107aに送る。DSV制御器108は、CPU、ROM、RAM等からなり、主にルックアヘッドと呼ばれる手法によりDSV制御を行うコントローラであり、前置変換器101からのDCCフラグ1、DCCフラグ2やDSVカウンタ103a、103bからの情報に基づいて、各構成要素を制御する。ここで、ルックアヘッドとは、1個のデータ語に対して選択可能な2個の符号語がある場合、即ち、DSV制御可能な場合に、それら2個のいずれを選択するかは一旦保留しておき、次に再びDSV制御可能な状態が発生した場合等に、その時点までのDSVの絶対値をより小さくできる符号語を選択する方法をいう。

【0031】DSV制御器108は、最終的には、前置変換器101が出力した2個の選択可能な符号語から、より低周波成分が抑圧されたNRZI信号を出力できる符号語を選択するものであり、その詳細な動作はフロー

チャートを用いて後述する。図2は、前置変換器101の詳細な構成を示すブロック図である。前置変換器101はさらに、ROMテーブル201a、201b、201c、201d、セレクト202a、202b、202c、202d、末尾RLメモリ203a、203b、判別器204a、204b、次状態メモリ205a、205b、同期符号生成器206a、206b、コントローラ207及び1/93分周器208から構成される。

【0032】ROMテーブル201a、201b、201c、201dは、図8に示されたEFMplusにおける全ての変換表を各状態ごとに記憶している。具体的には、状態1のROMテーブル201aは、図8に示された第1の主変換表及び第1の副変換表を記憶している。他のROMテーブル201b、201c、201dも同様に、それぞれ対応する主変換表及び副変換表を記憶している。また、各ROMテーブルは、符号語の他に、各符号語の属性(その符号語の先頭及び末尾のラン長、次の状態)を示す情報をも各符号語と共に記憶している。

【0033】ROMテーブル201a、201dは、8ビットのデータ語が入力されると、そのデータ語に対応する情報を、22ビット(16ビットの符号語、その符号語の末尾のラン長を示す4ビット、次の状態を示す2ビット)と4ビット(その符号語の先頭のラン長を示す)に分割して、それぞれセレクト202a、202b及び判別器204a、204bに出力する。一方、ROMテーブル201b、201cは、8ビットのデータ語が入力されると、上記22ビットの情報のみをセレクト202a、202bに出力する。

【0034】なお、ROMテーブルからの情報が2カ所(セレクト202a及びセレクト202b)に並列に出力されているのは、例えばデータ語が87以下の場合等のように、1個のデータ語に対応する符号語が2個存在する場合に、それらの符号語を蓄積しておくというルックアヘッド手法に対応するものである。セレクト202a、202bは、コントローラ207からの指示に従って、それら4個のROMテーブルの中から1個を選択し、選択したROMテーブルからの22ビット情報を出力する。なお、コントローラ207は、判別器204a、204bでの判別結果及び次状態メモリ205a、205bに格納された値に基づいて、それら4個のROMテーブルの中から1個を選択する。

【0035】末尾RLメモリ203a、203bは、セレクト202a、202bから出力された、符号語の末尾ラン長を示す4ビットを記憶する。判別器204a、204bは、末尾RLメモリ203a、203bが記憶していた符号語の末尾ラン長と、ROMテーブル201a、201dから出力されたその次の符号語の先頭ラン長と加算し、その結果得られた合計ラン長が(2, 10)制約を満たすかどうかの判断をする。

【0036】ここで、判別器204a、204bによる

10

20

30

40

50

上記判断をする意義を説明する。上述したように、4個のROMテーブル201a, 201b, 201c, 201dは、図8に示された変換表を記憶するものであり、図10に示される規則に従って状態を遷移する限りにおいては、必ず符号語と符号語との接続部における(2, 10)制約は満足されるので、判別器204a, 204bは不要とも考えられる。

【0037】ところが、本装置においては、次の状態が第1又は第4の状態に遷移する場合には、図10に示されるような固定的な遷移を行うのではなく、DSV制御のために有利な状態に遷移する。即ち、前置変換器101は、それらの状態に属する各符号語が(2, 10)制約を満たすことを条件に、選択可能な符号語として出力する必要があるためである。

【0038】このようにして判別器204aが符号語を選択可能であると判別するか又はデータ語が87以下のときにはコントローラ207はDCCフラグ(1)をセットし、一方、判別器204bが符号語を選択可能であると判別するか又はデータ語が87以下のときにはコントローラ207はDCC(2)をセットする。次状態メモリ205a, 205bは、セクタ202a, 202bから出力された、次の状態を示す2ビットを記憶する。

【0039】1/93分周器208は、ワードクロックを1/93に分周する。分周されたクロックは、同期符号生成器206a, 206bから同期符号を出力させるタイミングに用いられる。なお、同期符号は、再生時における同期のための符号であるが、91個の符号語につき1個の2符号語長の同期符号が挿入される。即ち、93ワードクロックを周期として同期符号が挿入される。なお、本装置のDSV制御においては、この同期符号もDSV制御可能な符号語と同様に扱っている。

【0040】セクタ202c, 202dは、セクタ202a, 202bからの符号語又は同期符号生成器206a, 206bからの同期符号のいずれかを選択して出力する。コントローラ207は、CPU, ROM, RAM等からなり、選択可能な次の状態の決定や各構成部の動作タイミング等を制御する。ここでの詳細な動作は、以下に説明する。

【0041】(デジタル変調装置の動作) 次に、以上のように構成されたデジタル変調装置の動作について説明する。図3は、本装置の動作手順を示すフローチャートである。なお、このフローチャートでは、時間的に同時に処理されるステップであっても、説明の便宜上、時系列に表現されている。

【0042】まず、制御変数n, statel, state2を初期設定する(ステップS301)。ここで、nは本装置に

るための次の状態を示し、state2はルックアヘッドにおける第2の系統(バッファメモリ105bに格納される符号語が処理されるデータパス)における符号語を得るための次の状態を示す変数である。

【0043】次に、前置変換器101に1個のデータ語D(n)が入力されると(ステップS302)、DCCフラグ(1)及び(2)がセットされ、DSV制御器108は、そのデータ語D(n)が87以下であるか否かを判断する(ステップS303)。判断の結果、データ語D(n)が87以下である場合には、処理Aが行われる(ステップS304)。ここで、処理Aは、DSV制御可能な符号語が得られたときに行うルックアヘッド方式に固有の定型的な処理であり、図4のフローチャートに示される通りである。

【0044】即ち、DSV制御器108は、DCCフラグ(1)又は(2)がセットされていることを検知すると、DSVカウンタ103a, 103bに格納された各DSV(DSV1, DSV2)を読み出して、それらの絶対値を比較し(ステップS401)、より小さいほうに該当するバッファメモリ(105a又は105b)を選択し、そこに蓄積されていた符号列をセクタ107a、並列直列変換器102cを経由して本装置から出力させると共に(ステップS402、S404)、DSVカウンタ103a, 103b及び制御変数(statel又はstate2, n)を更新する(ステップS403、S405、S406)。

【0045】処理Aが終了すると、いま入力されたデータ語D(n)は、statelが示す状態の主変換表により、対応する符号語C1(n)に変換され、並列直列変換器102a等を経てバッファメモリ105aに格納される(ステップS305)と同時に、state2が示す状態の副変換表により、対応する符号語C2(n)に変換され、並列直列変換器102b等を経てバッファメモリ105bに格納される(ステップS306)。

【0046】符号語C1(n)、C2(n)に伴って得られた、次に状態に関する情報は、それぞれstatel, state2にセットされる(ステップS307、S308)。必要な全てのデータ語の入力が終了した場合には(ステップS309)、それまでに蓄積されていた符号語を吐き出し(ステップS311)、本装置の動作を終了する。一方、まだ終了していない場合には(ステップS309)、変数nをインクリメントし(ステップS310)、次のデータ語の入力に備える。

【0047】ステップS303において、データ語D(n)が87より大きいと判断された場合には、ルックアヘッドの第1の系統における今の状態statelが第1又は第4の状態で、かつ、第1と第4の間で状態を入れ替えてもラン長の制限に違反しないかが判断される(ステップS312)。その結果、第1及び第4いずれの状態も許容される場合には、そのことを示すようにstatelを

第5の状態にし(ステップS313)、処理Aを行う(ステップS314)。なお、statelを第5の状態にすることは、図2のDCCフラグ(1)をセットすることに相当する。

【0048】一方、ステップS312においてルックアヘッドの第1の系統における今の状態statelが第1及び第4のいずれも許容されると判断されなかった場合には、ルックアヘッドの第2の系統についても同様の判断が行われる(ステップS319)。その結果、第2の系統において、これから変換するデータ語D(n)が第1及び第4のいずれも許容され、DSV制御可能な符号語が得られる場合には、state2を第5の状態にし(ステップS320)、処理Aを行う(ステップS321)。なお、state2を第5の状態にすることは、図2のDCCフラグ(2)をセットすることに相当する。

【0049】処理Aを行った後(ステップS314又はS321)、statelの値を判断し(ステップS315)、statelが第5の状態の場合にはstatelを第1の状態、state2を第4の状態に更新し(ステップS316)、それ以外の場合はそのままとする。一方、ステップS315においてstatelが第5の状態ではないと判断された場合、又はステップS316の処理を終えた場合は、次に、データ語D(n)をstatelが示す状態に属する主変換表により符号語C1(n)に変換してバッファメモリ105aに格納すると共に(ステップS317)、データ語D(n)をstate2が示す状態に属する主変換表により符号語C2(n)に変換してバッファメモリ105bに格納する(ステップS318)。

【0050】以上のステップS312～S321における処理により、従来のEFMplus変換において固定的に第1又は第4の状態に遷移していた制御方式を改善している。即ち、本装置においては、第1又は第4の状態に遷移する場合であれば、固定的に遷移するのではなく、DSV制御可能な符号語であるかどうかを判断し、可能であればDSV制御に用いるという方式を採用している。

【0051】なお、入力されたデータ語D(n)がDSV制御可能な符号語でない場合には、一義的に定まる符号語に変換した後にバッファメモリ105a、105bに蓄積していくが(ステップS322～S325)、最大の蓄積個数、即ち、ルックアヘッドの先読み数を一例として15個としているので、そのための処理も行っている(ステップS322、S323)。なお、91個の符号につきDSV制御可能な1個の同期符号が挿入されるので、先読み数を91個としておけば、ステップS322及びステップS323は省略することができる。

【0052】(デジタル復調装置)次に、上記のデジタル変調装置によってデータ語が書き込まれた記録媒体から読み出された符号語をデータ語に復調する場合を説明する。図5は、そのためのデジタル復調装置の構成を示

すブロック図である。本装置は、13ビットシフトレジスタ501、1ビットラッチ502a、502b、16ビットシフトレジスタ503、16ビットラッチ504、2入力OR回路505a、2入力NOR回路505b、4入力OR回路506、AND回路507、主デコーダ508、副デコーダ509及びセクタ510から構成される。本装置は、図6に示されたデジタル変復調装置における逆符号変換器に相当する。

【0053】主デコーダ508は、重複していない全てのデータ語と符号語の対応関係と、重複した対応関係のうち次の状態が第2の状態である対応関係とを記憶しており、それらの対応関係に属する符号語であれば、それをデコードすることにより、対応する元のデータ語にユニークに復元する。一方、副デコーダ509は、重複した対応関係のうち次の状態が第3の状態である対応関係のみを記憶しており、その対応関係に属する符号語であればユニークに元のデータ語に復元する。

【0054】以上のように構成されたデジタル復調装置の動作について説明する。記録媒体から読み出された符号語は、ビット直列で13ビットシフトレジスタ501に入力され、さらに次の符号語が入力されると16ビットシフトレジスタ503に送り込まれる。いま、16ビットシフトレジスタ503に送り込まれた符号語に着目する。すると、AND回路507は、次の条件が満たされる場合を検出している。

【0055】即ち、(1)この符号語の次の符号語の先頭から第1ビットQ0と第13ビットQ12の少なくとも1つが1であり、かつ、(2)この符号語の先頭から第16ビットQ15と第15ビットQ14がいずれも0であり、かつ、(3)この符号語の先頭から第11ビットQ10～第14ビットQ13のすくなくとも1つが1である場合が該当する。

【0056】上記条件(2)と(3)の結合により、この符号語の末尾ラン長が2以上5以下であること、即ち、図10から明らかなように、「この符号の次の符号は第2又は第3の状態である」ことが検出されている。また、条件(1)により、図9から明らかなように、「次の符号は第2の状態ではない」ことが検出されている。従って、条件(1)、(2)及び(3)の結合により、「この符号の次の符号は第3の状態である」ことが判明する。

【0057】AND回路507は、上記の条件を検出した場合には、セクタ510を制御することにより副デコーダ509からのデータ語を選択して出力させ、一方、検出しなかった場合には、主デコーダ508からのデータ語を選択して出力させる。このようにして、記録媒体から読み出された符号語は、変調時における状態がいずれの状態であっても、また、重複した符号語であっても、主デコーダ508又は副デコーダ509によって元のデータ語にユニークに復元される。

【0058】なお、本実施形態におけるデジタル変調装置は(2, 10; 8, 16)変換を行うものであったが、本発明はこれらの数値の場合に限定されるものではない。本発明は、一定長のデータ語を一定のラン長制限を満足する一定長の符号語に変換する場合に適用できることは言うまでもない。また、本デジタル変調装置は、DSV制御のためにルックアヘッド方式を採用しているが、他の方式であってもよい。本発明は、DSV制御の方式自体に特徴があるのではなく、従来(EFMplus)においてDSV制御の対象とされていなかった変換をDSV制御可能な変換とした点に特徴があるからである。

【0059】さらに、本デジタル変調装置は、変換表としてROMテーブルを用いたが、ランダムロジックによる組合せ回路を記憶手段として用いることもできる。また、本デジタル変調装置は、低周波成分を抑圧するためにDSV制御を行う時点での最終的なDSVの絶対値が小さくなるように選択したが、先読み期間中のDSVの絶対値のピークの小さい方を選択したり、先読み期間中の各時点のDSVの2乗の累積値、即ち、DSVの分散値が小さくなる方を選択しても同様の効果が得られる。

【0060】また、状態1~4のROMテーブル201a~201dは、各符号語に26ビットを割り当てたが、状態2及び3のROMテーブル201b、201cの先頭ラン長を示す4ビットと状態4のROMテーブル201dの先頭ラン長を示す上位3ビットは動作に影響しないので省略することができる。さらに、次の状態が2及び3のときの末尾ラン長を示すビットと次の状態が1のときの末尾ラン長を示す上位3ビットも同様に省略することができる。

【0061】

【発明の効果】以上の説明から明らかなように、請求項1(及び4)記載のデジタル変調装置(及び方法)によれば、変換すべきデータ語が与えられると、予め用意された複数の変換表の中から、一定のラン長制限を満足し、かつ、NRZI信号における低周波成分が最も抑圧される符号語が得られる1個の変換表が特定され、その変換表を用いてデータ語は符号語に変換される。

【0062】従って、EFMplus変換方式の如く、複数の変換表から固定的に次の変換表を用いる従来の変換方式に比べ、記録密度を犠牲にすることなく、かつ、NRZI信号における低周波成分がより抑圧された符号語が得られるという効果がある。請求項2(及び5)記載のデジタル変調装置(及び方法)によれば、定められた範囲のデータ語に対しては複数の符号語を対応させて、低周波成分が抑圧されるようにいずれかの符号語が一意的に定められる変換表に基づいてデータ語が符号語に変換される。従って、1個のデータ語に1個の符号語が対応付けられている場合に比べ、処理の複雑化が軽微であるにも拘らず、その低周波成分がより抑圧されるという効果がある。

【0063】請求項3(及び6)記載のデジタル変調装置(及び方法)によれば、低周波成分の抑圧制御はルックアヘッド方式により行われる。従って、過去に得られた符号語のみを考慮する抑圧方式に比べ、低周波成分が大きく抑圧される。請求項7記載の記録媒体は、請求項4、5又は6記載のデジタル変調方法により得られたNRZI信号、即ち、従来の変調方法による場合よりも低周波成分が抑圧された信号が記録されている。従って、この記録媒体を再生した装置は、その信号を2値化する場合におけるしきい値のふらつきが抑制されると共に、サーボ・エラー信号に起こる変動も抑制されるという効果がある。

【0064】よって、本発明により、高記録密度で、かつ、書き込み・読み出し時におけるエラー発生率の小さい高品質な記録媒体、及びそれを生成するデジタル変調装置が実現される。

【図面の簡単な説明】

【図1】本発明に係るデジタル変調装置の構成を示すブロック図である。

【図2】図1における前置変換器101の詳細な構成を示すブロック図である。

【図3】本発明に係るデジタル変調装置の動作手順を示すフローチャートである。

【図4】図3における処理Aの詳細な手順を示すフローチャートである。

【図5】本発明に係るデジタル変調装置によってデータ語が書き込まれた記録媒体から読み出された符号語をデータ語に復調するデジタル復調装置の構成を示すブロック図である。

【図6】光ディスクでの記録再生に用いられるデジタル変復調装置を示すブロック図である。

【図7】データ語、符号語及びNRZI信号の対応を示す図である。

【図8】データ語から符号語への変換に用いられる変換表の一例の全てを示す図である。

【図9】図8に示された各変換表に含まれる符号語の共通の特徴を示す図である。

【図10】符号語と次の変換における状態との関係を示す図である。

【符号の説明】

101 前置変換器
102a~102c 並列直列変換器
103a, 103b DSVカウンタ
104a, 104b 直列並列変換器
105a, 105b バッファメモリ
106a, 106b I/O切替器
107a, 107b セレクタ
108 DSV制御器
109 書き込みアドレスカウンタ
110 読み出しアドレスカウンタ

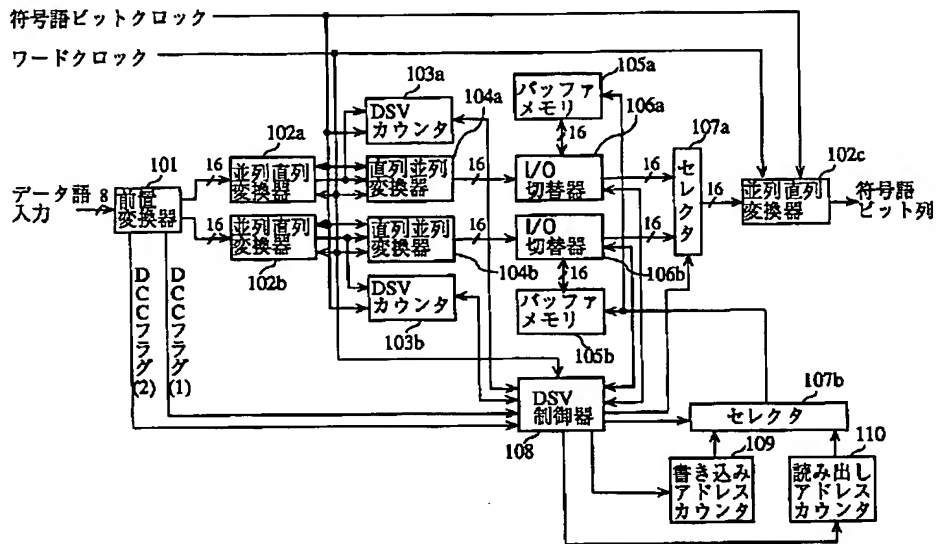
17

18

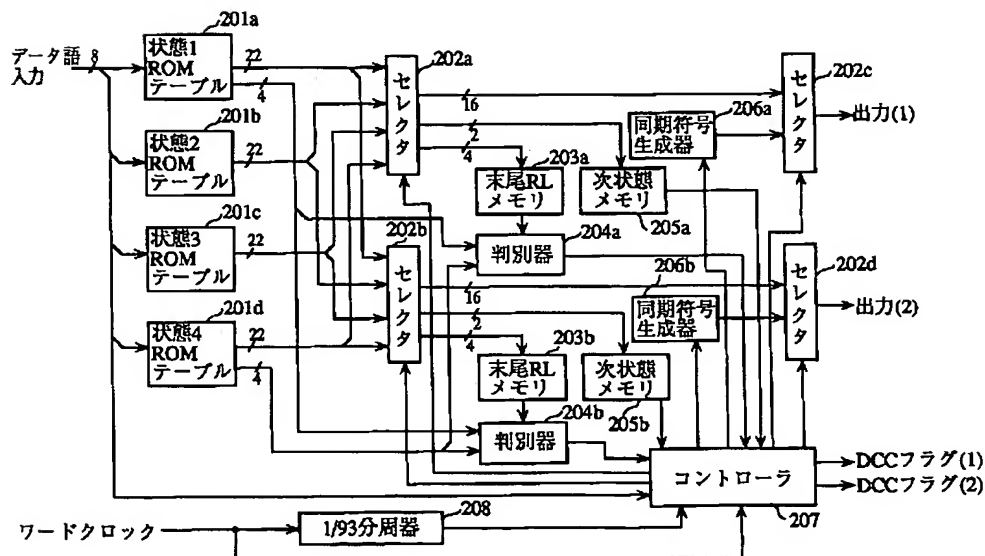
201a~201d ROMテーブル
 202a~202d セレクタ
 203a, 203b 末尾RLメモリ
 204a, 204b 判別器

205a, 205b 次状態メモリ
 206a, 206b 同期符号生成器
 207 コントローラ
 208 分周器

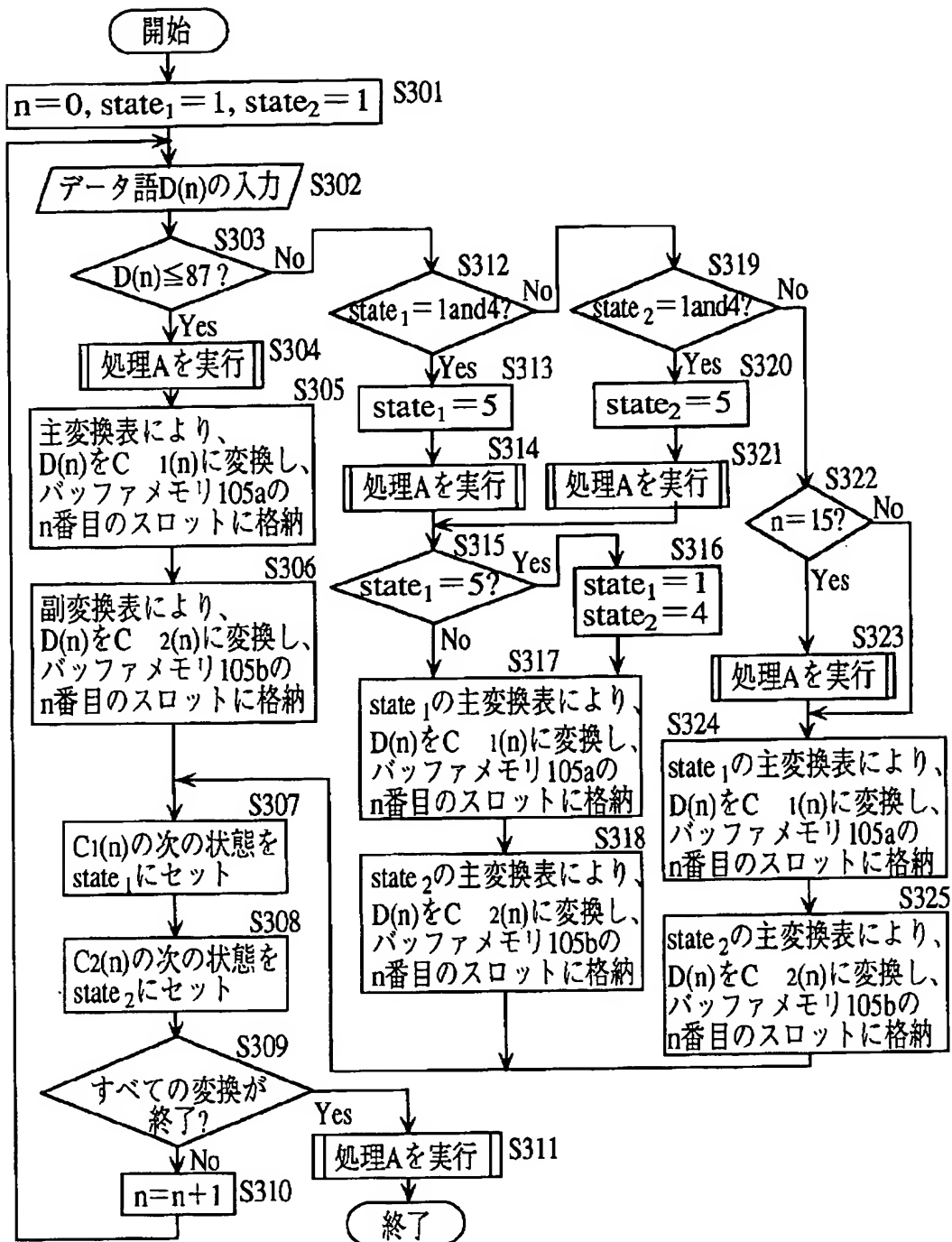
【図1】



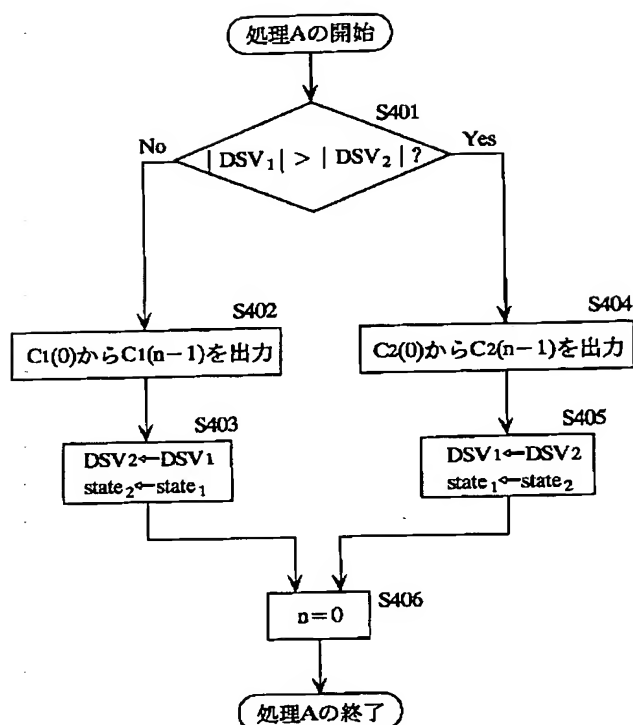
【図2】



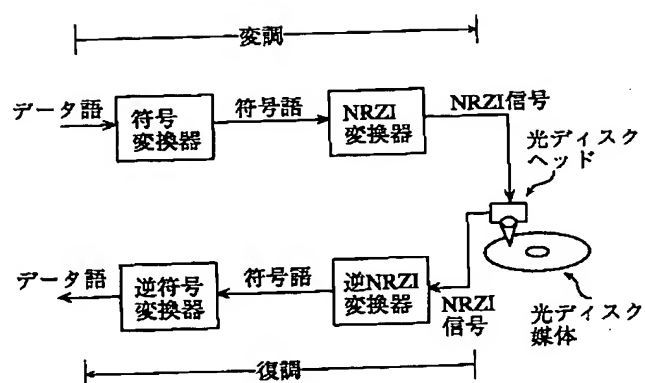
【図3】



【図4】



【図6】

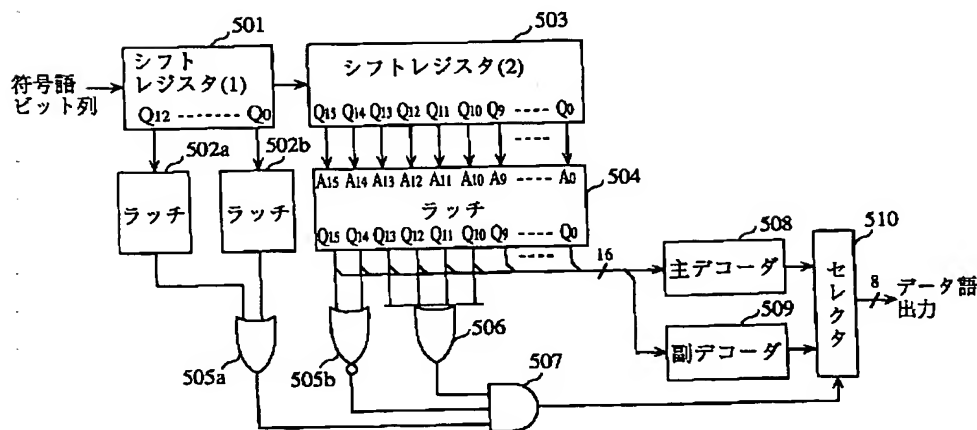


【図10】

符号語と次の状態の関係

符号の後端のゼロの個数	次の状態
0又は1	第1の状態
2以上5以下	第2又は第3の状態
6以上9以下	第4の状態

【図5】



【図7】

データ語(8ビット)	0 1 0 0 1 1 0 1
符号語(16ビット)	0 0 1 0 0 0 0 0 1 0 0 0 0 1 0 0
NRZI信号	

【図9】

各変換表に属する符号語の特徴

変換表の種別	先頭のゼロの個数	第1&第13ビット
第1の変換表	2以上9以下	'XX'
第2の変換表	1以上5以下	'00'
第3の変換表	0以上5以下	not '00'
第4の変換表	0又は1	'XX'

【図8】

変換表の分類

第1の状態	第1の主変換表		第1の副変換表	
	データ語	符号語	データ語	符号語
	00000000	0001000000001000	00000000	0001000000001000
	00000001	0001000001000100	00000001	0001000001000100
	⋮	⋮	⋮	⋮
	11111110	0000100000100100	01010111	0000100000100100
	11111111	0000100001001000		
第2の状態	第2の主変換表		第2の副変換表	
	データ語	符号語	データ語	符号語
	00000000	0100000001000100	00000000	0001000000001000
	00000001	0001000001000100	00000001	0001000001000100
	⋮	⋮	⋮	⋮
	11111110	0000100000100100	01010111	0001001000100000
	11111111	0100000001000100		
第3の状態	第3の主変換表		第3の副変換表	
	データ語	符号語	データ語	符号語
	00000000	0001000000001000	00000000	0001000000001000
	00000001	1001001000100100	00000001	1000010000010000
	⋮	⋮	⋮	⋮
	11111110	1001000001000000	01010111	1000010010000100
	11111111	0000100001001000		
第4の状態	第4の主変換表		第4の副変換表	
	データ語	符号語	データ語	符号語
	00000000	0100000001000100	00000000	0100000100010000
	00000001	1001001000100100	00000001	1000010000010000
	⋮	⋮	⋮	⋮
	11111110	1001000001000000	01010111	1000010010000100
	11111111	0100000001000100		

フロントページの続き

- (72)発明者 田中 伸一
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
- (72)発明者 島田 敏幸
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
- (72)発明者 小島 正
神奈川県川崎市幸区柳町70番地 株式会社
東芝柳町工場内
- (72)発明者 平山 康一
神奈川県川崎市幸区柳町70番地 株式会社
東芝柳町工場内

- (72)発明者 守山 義明
埼玉県鶴ヶ島市富士見6丁目1番1号 パ
イオニア株式会社総合研究所内
- (72)発明者 横川 文彦
埼玉県鶴ヶ島市富士見6丁目1番1号 パ
イオニア株式会社総合研究所内
- (72)発明者 荒井 孝雄
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マルチメディアシステム
開発本部内
- (72)発明者 竹内 敏文
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所マルチメディアシステム
開発本部内